

# 大电流下 SiC MOSFET 功率模块的驱动器研究

温传新<sup>1</sup>,朱金大<sup>1</sup>,武迪<sup>1</sup>,云阳<sup>1</sup>,程远<sup>2</sup>,杜博超<sup>2</sup>

(1. 国电南瑞科技股份有限公司,江苏 南京 211106;

2. 哈尔滨工业大学 电气工程及自动化学院,黑龙江 哈尔滨 150001)

**摘要:**由于碳化硅(SiC) MOSFET具有高频、低损耗、高耐温特性,在提升新能源汽车逆变器效率和功率密度方面具有巨大优势。对于SiC MOSFET功率模块,研究大电流下的短路保护问题、高开关速度引起的驱动振荡问题尤为重要。针对这些问题,设计了大电流下SiC MOSFET功率模块的驱动器,包括电源电路、功率放大电路、短路保护电路、有源米勒钳位电路和温度检测电路。在分析了驱动振荡机理后,通过有限元软件提取了驱动回路的寄生电感,优化驱动回路布局,使得开通与关断回路杂散电感分别降低到6.50 nH和5.09 nH。最后,以Cree公司的1 200 V/400 A CAB400M12XM3功率模块为测试对象,利用双脉冲实验验证了所设计驱动电路的合理性及短路保护电路的可靠性,对于800 A的短路电流,可以在1.640 μs内实现快速短路保护。

**关键词:**碳化硅 MOSFET;驱动器;短路保护;驱动振荡;双脉冲实验

**中图分类号:** TM46 **文献标识码:** A **DOI:** 10.19457/j.1001-2095.dqcd23442

## Research on Driver of SiC MOSFET Module with High Current

WEN Chuanxin<sup>1</sup>, ZHU Jinda<sup>1</sup>, WU Di<sup>1</sup>, YUN Yang<sup>1</sup>, CHENG Yuan<sup>2</sup>, DU Bochao<sup>2</sup>

(1. Guodian Nari Technology Co., Ltd., Nanjing 211106, Jiangsu, China; 2. School of Electrical Engineering and Automation, Harbin Institute of Technology, Harbin 150001, Heilongjiang, China)

**Abstract:** Silicon carbide (SiC) MOSFET has great advantages in improving efficiency and power density of inverter for new energy vehicles, due to its advantages as high frequency, low loss and high junction temperature. For the SiC MOSFET module, it is very important to study the short-circuit protection with high current, and the driving oscillation caused by high switching speed. In order to solve these problems, the driver of SiC MOSFET module with high current was designed, which includes power supply circuit, power amplifier circuit, short circuit protection circuit, active Miller clamp circuit and temperature detection circuit. After analyzing the drive oscillation mechanism of SiC MOSFET, the finite element software was used to extract the parasitic inductance of the drive circuit, and the layout design of the drive circuit was optimized. The stray inductances of the open and closed loops were reduced to 6.50 nH and 5.09 nH. Finally, the Cree's 1 200 V/400 A CAB400M12XM3 power module was used for experiment. The rationality of driver and the reliability of short-circuit protection were verified through double pulse experiment. When the short circuit current is equal to 800 A, fast short-circuit protection can be achieved within 1.640 μs.

**Key words:** silicon carbide (SiC) MOSFET; driver; short-circuit protection; drive oscillation; double pulse experiment

随着电力电子技术的发展,高耐压、高效率、高结温已成为电力电子器件技术的发展趋势<sup>[1]</sup>。与传统的IGBT相比,第三代宽禁带半导体器件SiC MOSFET在高开关速度、高耐压、低损耗等方面具有优势,已成为近年来新的研究热点<sup>[2]</sup>。电动汽车要求电驱动系统具有高功率密度、高效率、高工作温度以及高可靠性, SiC MOSFET在电

驱动系统中的优势与潜力,为电动汽车小型化、轻量化的发展注入了新的动力<sup>[3-4]</sup>。

然而, SiC MOSFET的高频、高速开关速度特性,使其对驱动回路与功率回路的寄生参数敏感度增大,在开关过程中更易产生电压电流的过冲和振铃,引发电磁干扰问题,也会导致桥臂串扰和驱动振荡问题,严重威胁电驱动系统的安

**基金项目:** 国电南瑞集团项目(524608190055)

**作者简介:** 温传新(1978—),男,硕士,高级工程师,Email:wenchuanxin@sgepri.sgcc.com.cn

**通讯作者:** 云阳(1990—),男,硕士,工程师,Email:yunyang@sgepri.sgcc.com.cn

全<sup>[5-6]</sup>。文献[7]设计了SiC MOSFET的驱动电路,通过在器件栅极和源极两端并联电容,减慢开关速度,在牺牲效率的情况下,避免了桥臂串扰引起的驱动振荡问题。但是该研究只是针对电流等级比较小的单管SiC MOSFET设计的驱动电路,而随着电流等级的增加,桥臂串扰、驱动振荡以及短路保护问题会变得严峻,有必要对大功率SiC功率模块的可靠驱动进行研究。文献[8]设计了一种SiC MOSFET快速保护电路,利用分流器检测法检测短路电流,虽然可以实现快速保护,但是串联的电阻会增加损耗。文献[9]采用分立器件搭建了一种SiC MOSFET高温驱动电路,高温驱动下效果较好,但是分立器件增加成本的同时也增加了故障率。文献[10]设计了一种栅极有源钳位电路来抑制桥臂串扰问题,但是实验验证使用的SiC MOSFET仍然为小功率的单管器件,对于在大功率SiC功率模块中的实际应用效果没有进行实验验证。

本文针对大电流SiC MOSFET功率模块的驱动与保护问题,设计了一款驱动器。采用高可靠性、高抗扰性能电源及驱动芯片设计驱动电路,增加共模电感提高驱动电路抗扰性能,设计短路保护电路实现对大电流短路故障的快速响应。通过对SiC MOSFET驱动振荡机理的分析,指出优化驱动回路PCB走线布局,减小驱动回路寄生电感是抑制振荡的有效途径。利用Ansys Q3D Extractor软件提取驱动回路寄生电感,进而优化驱动电路布局。最后,通过双脉冲实验验证驱动电路设计的合理性,通过短路保护实验验证短路保护的快速性和可靠性。

## 1 驱动及保护电路设计

SiC器件的高频和高开关速度特性会带来一些特殊问题。例如,高开关速度引起的高 $dv/dt$ 和 $di/dt$ 会产生较大干扰,这些干扰很容易串入驱动回路,使驱动信号受到干扰。因此SiC MOSFET驱动电路设计的着力点在于增强可靠性和抗干扰能力。

### 1.1 电源电路设计

为了保证功率器件可靠关断,抑制桥臂串扰引起的误开通问题, SiC MOSFET需要采用负压关断。采用高可靠性隔离电源模块MGJ2D121505SC将+12 V的输入电压转换为+15 V和-5 V。MGJ2系列DC-DC转换器具有很高的隔离度和抗干扰性能,超低的耦合电容可以抑制干扰的影响。

MGJ2D121505SC电源转换电路如图1所示,为了进一步提高抗干扰能力,在电源的输入端加入共模滤波电感。

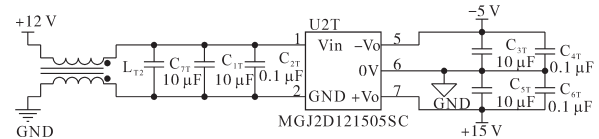


图1 +12 V转换为+15 V和-5 V电路

Fig.1 Conversion circuit for +12 v to +15 V and -5 V

驱动电路的关断负压采用-4 V,本文采用线性稳压器LT3015EDD将-5 V转换为-4 V,该稳压器具有瞬态响应速度快、噪声低等特点。LT3015EDD电源转换电路如图2所示,电路输出电压范围为-1.22 ~ -29.3 V可调,输出电压 $V_{out}$ 由 $R_{6HT}$ 、 $R_{7HT}$ 、 $R_{8HT}$ 三个外部电阻决定,计算公式如下:

$$V_{out} = -1.22 \times \left( 1 + \frac{R_{6HT} // R_{7HT}}{R_{8HT}} \right) \quad (1)$$

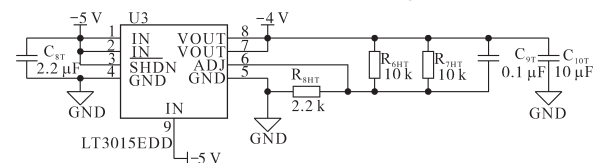


图2 -5 V转换-4 V电路

Fig.2 Conversion circuit for -5 V to -4 V

### 1.2 驱动放大电路设计

控制器输出的PWM控制信号需要经过驱动电路进行功率放大,产生驱动信号作用于MOSFET栅极。除了驱动开关管正常开关以外,驱动电路还需要具有电气隔离、短路保护、有源米勒钳位、欠压保护等功能。

SiC MOSFET的高开关速度和高开关频率对驱动电路的峰值驱动电流和驱动稳定性提出更高的要求。本设计选用TI公司单通道电流隔离式栅极驱动芯片UCC21750,该芯片具有高达±10 A的峰值源电流和灌电流,可使开关器件快速跨越米勒平台,提高驱动速度。UCC21750还具有短路检测、有源米勒钳位以及欠压保护等功能。采用UCC21750芯片设计的驱动电路如图3所示。

### 1.3 短路保护电路设计

短路保护电路原理如图4所示。UCC21750芯片的COM端与SiC MOSFET的源极相接,DESAT引脚相对于COM端具有典型的9 V阈值电压。当功率器件关闭时,UCC21750内部MOSFET  $M_1$  开通释放DESAT引脚电压。同时,DESAT引脚会被拉至COM端电压(驱动负压),防止过电流和短路故障被误触发,这意味着过电流和短路保护功能在功率器件处于关断状态时不起作用。

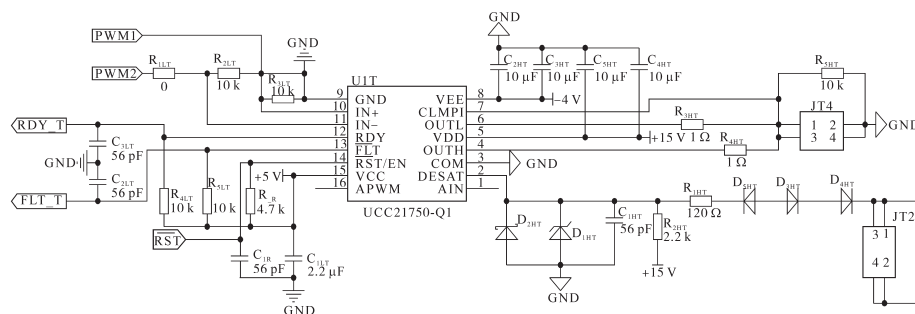


图3 驱动放大电路

Fig.3 Drive amplifier circuit

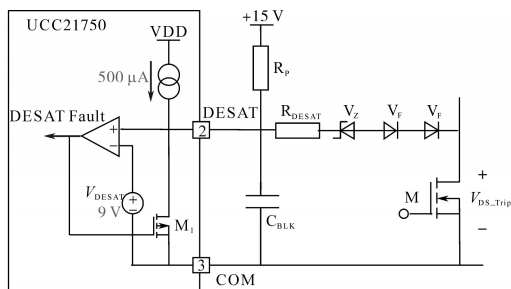


图4 短路保护电路原理图

Fig.4 Schematic diagram of short-circuit protection circuit

当SiC MOSFET处于导通状态时,UCC21750内部MOSFET  $M_1$  关闭,内部电流源为消隐电容  $C_{BLK}$  充电,并且二极管  $V_F$  和稳压管  $V_Z$  导通。在正常工作期间,电容器  $C_{BLK}$  电压被钳位,钳位电压为SiC MOSFET 正向导通电压、二极管、稳压管、限流电阻  $R_{DESAT}$  的压降之和。正常工作时,SiC MOSFET 正向导通电压和  $R_{DESAT}$  上的压降较小,可以忽略。当发生短路故障时,电容  $C_{BLK}$  电压会快速充电至  $V_{DESAT}$  阈值电压,从而触发UCC21750芯片内部短路保护功能,本设计中  $V_{DESAT}=9\text{ V}$ 。在短路保护过程中,电容  $C_{BLK}$  的充电时间称为消隐时间,根据图4可以得到电容充电公式如下:

$$C_{BLK} \frac{dV_C(t)}{dt} = 500 \mu\text{A} + \frac{15 - V_{CO}}{R_p} \quad (2)$$

其中  $V_{CO}=V_Z+2V_F$  式中:  $500 \mu\text{A}$  为芯片内部电流源电流;  $V_{CO}$  为短路故障发生时  $C_{BLK}$  电容充电的初始电压;  $V_F$  为二极管压降;  $V_Z$  为稳压管压降;  $R_p$  为外接的上拉电阻,  $2.2\text{ k}\Omega$ 。  
 $R_p$  连接+15 V电源,目的是增加消隐电容的充电电流。

图4短路保护电路的二极管的选型计算可根据下式:

$$V_{DESAT} = V_{DS\_Trip} - V_Z - 2V_F \quad (3)$$

首先参考SiC器件数据手册,确定短路保护的最大电流,之后查阅SiC器件手册中的输出特性曲

线,确定在最大短路保护电流下的  $V_{ds}$  值,此值即为式(3)中的  $V_{DS\_Trip}$ ,利用式(3)可以对二极管  $V_F$  和稳压管  $V_Z$  进行选型设计,通过预估器件正常工作时的温度范围,确定稳压二极管  $V_Z$  电压和二极管  $V_F$  导通压降,最终设计的短路保护电路如图5所示。

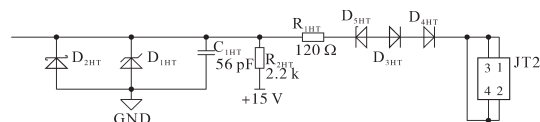


图5 短路保护电路

Fig.5 Short-circuit protection circuit

### 1.4 有源米勒钳位

在半桥电路的开通过程中一直存在上下桥臂串扰问题,对于高开关速度的SiC MOSFET来说,串扰问题更为严重。同一桥臂的两个开关管,当一个器件处于关断状态时,体二极管会在死区中传导电流,漏极-源极电压保持不变。此时当另一个器件导通瞬间,将会产生较大的  $dv/dt$  加在处于关断状态器件的漏源极两端,通过关断器件的米勒电容  $C_{gd}$  耦合到驱动回路,产生流经  $C_{gd}$  的米勒电流  $I_{dg}$ ,该电流计算如下:

$$I_{dg} = C_{gd} \frac{dV_{ds}}{dt} \quad (4)$$

电流  $I_{dg}$  通过栅极电阻和栅源极寄生电容  $C_{gs}$  分流,在栅源极间引起串扰电压,当串扰电压高于功率器件开通的阈值电压  $V_{th}$  时,器件误开通,导致桥臂直通损坏器件。UCC21750的有源米勒钳位功能能有效避免由于桥臂串扰引起的器件误开通问题。

图6所示为有源米勒钳位的原理图,在SiC MOSFET关断时,当耦合到栅极的串扰电压大于  $V_{CLMPHT}$  后,UCC21750内部的MOSFET  $M_2$  导通,将功率器件的栅极引脚电位拉至VEE引脚电平(驱动负压),为栅极驱动端的桥臂串扰电压创建一条低阻抗路径,  $V_{CLMPHT}$  比VEE引脚的电压高2 V,



确保在功率器件误导通之前M<sub>2</sub>动作,释放栅极驱动端电压。

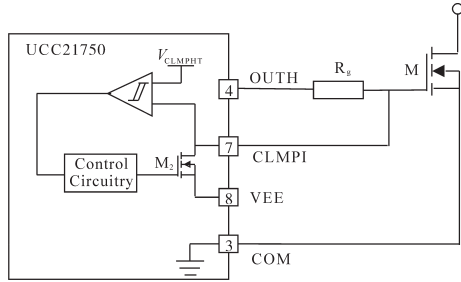


图6 有源米勒钳位原理图

Fig.6 Schematic diagram of active Miller clamp

### 1.5 SiC MOSFET 结温检测

SiC MOSFET模块内部靠近管芯位置集成温度检测电阻器,该检测电阻与SiC模块芯片结温呈一定数值关系。SiC MOSFET结温检测电路如图7所示,UCC21750内部集成有一个200 μA电流源,SiC MOSFET功率模块的温度输出引脚连接到UCC21750芯片的检测引脚AIN,SiC功率模块内部的温度检测电阻在电流源的作用下产生压降,UCC21750芯片将检测到的电压信号转化为PWM信号,通过APWM引脚输出给控制器,控制器根据下式计算出温度采集电阻两端的电压值,进而通过电阻与温度的数值关系得到芯片工作结温。

$$D_{APWM} = -20 \times V_{AIN} + 100 \quad (5)$$

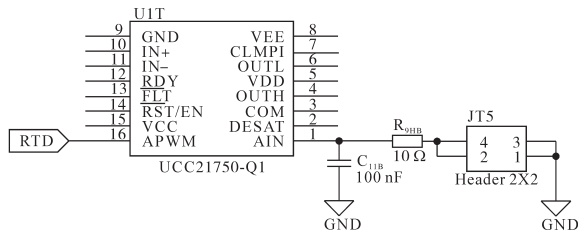


图7 SiC MOSFET结温检测电路

Fig.7 Junction temperature detection circuit of SiC MOSFET

## 2 驱动回路优化设计

### 2.1 SiC MOSFET 驱动振荡机理分析

以SiC MOSFET半桥功率模块双脉冲实验电路为例,其简化双脉冲电路模型如图8所示。上管栅极驱动端接负压,等效为一个二极管,下管施加双脉冲驱动信号。图中,L<sub>ESL</sub>为直流母线电容C<sub>bulk</sub>的等效串联电感;L<sub>loop</sub>为母线回路寄生电感;C<sub>J</sub>为二极管D的结电容和负载电感L<sub>load</sub>的等效并联电容之和;C<sub>gs</sub>,C<sub>gd</sub>,C<sub>ds</sub>分别为开关管M的栅源、栅漏、漏源极寄生电容;L<sub>d</sub>,L<sub>s</sub>分别为下管的漏极与源极寄生电感。在直流电源U<sub>DC</sub>为母线电容C<sub>bulk</sub>充电结束后,接触器K<sub>1</sub>将直流电源从电路中切

掉,利用母线电容C<sub>bulk</sub>中存储的电压向后级放电,完成实验,实验结束后K<sub>2</sub>和R<sub>load</sub>为母线电容放电。

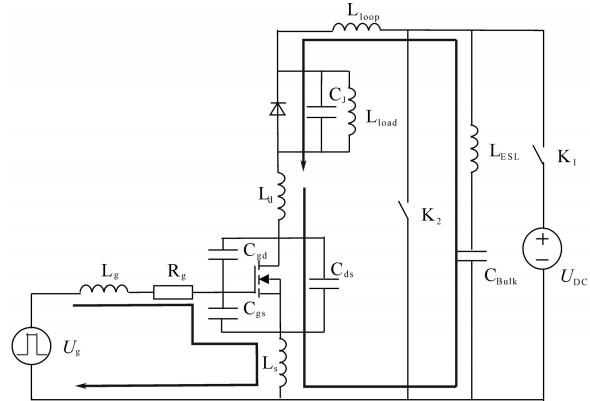


图8 双脉冲电路简化模型

Fig.8 Simplified model of double pulse circuit

栅极寄生电感L<sub>g</sub>与栅极驱动电阻R<sub>g</sub>以及SiC MOSFET的输入电容C<sub>iss</sub>(C<sub>iss</sub>=C<sub>gs</sub>+C<sub>gd</sub>)构成RLC谐振网络,在SiC MOSFET工作时该谐振网络将引起栅极-源极电压V<sub>gs</sub>波形的过冲和振荡,严重时驱动电压有可能超过栅极耐受值,造成栅极氧化层损坏。该谐振网络的系统阻尼率ξ计算如下:

$$\xi = \frac{R_g \sqrt{C_{iss} / L_g}}{2} \quad (6)$$

根据式(6),通过增大栅极驱动电阻来增大ξ,可有效缓解回路振荡,但会降低开关速度,增大损耗,无法发挥SiC MOSFET高速、高效率的优势,因此有效的途径是:通过优化驱动回路寄生电感,减小L<sub>g</sub>来抑制驱动振荡。

此外,在SiC MOSFET关断时,高di/dt和逆变器功率回路中所有的寄生电感L<sub>stray</sub>(L<sub>stray</sub>=L<sub>ESL</sub>+L<sub>loop</sub>+L<sub>d</sub>+L<sub>s</sub>)作用导致开关管漏-源极两端的V<sub>ds</sub>电压产生过冲,电压过冲值计算如下式:

$$\Delta V = L_{stray} \cdot \frac{di}{dt} \quad (7)$$

漏-源极寄生电容C<sub>ds</sub>、结电容C<sub>J</sub>及功率回路寄生电感L<sub>stray</sub>产生串联谐振,使得V<sub>ds</sub>波形过冲之后出现明显振荡,并且该V<sub>ds</sub>电压振荡会通过米勒电容耦合到栅极回路,导致驱动波形产生明显振荡。可以通过前文的有源米勒钳位方法抑制漏-源极两端的V<sub>ds</sub>电压振荡,减小V<sub>ds</sub>电压振荡对驱动回路的影响,从而间接抑制这种驱动振荡。

### 2.2 驱动回路杂散电感优化设计

根据以上分析,驱动回路寄生电感对驱动波形振荡有较大影响,在实际电路设计时,驱动电路与功率器件之间的走线距离应尽可能短,构成的栅极回路面积应尽可能小。驱动回路的寄生

电感主要由驱动电路的PCB线路布局决定,将绘制好的驱动电路PCB导入到Ansys Slwave中,选择驱动回路相应的网络后导入Ansys Q3D Extractor软件进行寄生电感提取,导入Q3D Extractor后的寄生电感提取界面如图9所示。

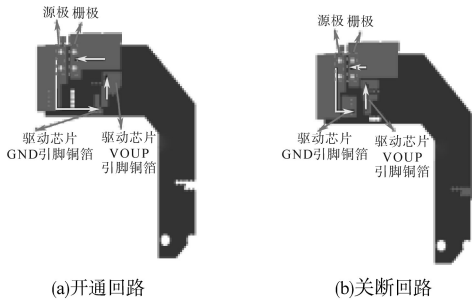


图9 驱动回路寄生电感提取

Fig.9 Extraction of parasitic inductance for the drive circuit

根据实际电流情况对导入Q3D Extractor后的模型分别添加Source源与Sink源,设置相应的仿真参数并运行仿真,得到如图10所示的杂散电感提取矩阵。图中,主对角线上的数据为自感,非主对角线上的数据为互感,互感的正负与电流方向相关,根据下式可计算出开通和关断回路的杂散电感:

$$L_g = \sum_{i=1}^3 \sum_{j=1}^3 L_{ij} \quad (8)$$

式中: $L_{ij}$ 为图10矩阵的第*i*行、第*j*列数据。

| Profile   Convergence Matrix   Mesh Statistics |               |                      |                                    |
|--|---------------|----------------------|------------------------------------|
| <input type="checkbox"/> Resistance            | Units: ohm    | Matrix               | 100kHz                             |
| <input checked="" type="checkbox"/> Inductance | Units: nH     | FloatInfinityMat     | <input type="checkbox"/> All Freqs |
| <input type="checkbox"/> Self Terms            |               |                      |                                    |
|  | GND_T_Source2 | NetJT4_1_R_R4HT_N_21 | NetR4HT_1_Source1                  |
| Freq: 100kHz                                   |               |                      |                                    |
| GND_T_Source2                                  | 3.36974       | -0.99780             | -0.06292                           |
| NetJT4_1_R_R4HT_N_21                           | -0.99780      | 3.86863              | -0.54294                           |
| NetR4HT_1_Source1                              | -0.06292      | -0.54294             | 2.46729                            |

(a)开通回路

| Profile   Convergence Matrix   Mesh Statistics |               |                      |                                    |
|--|---------------|----------------------|------------------------------------|
| <input type="checkbox"/> Resistance            | Units: ohm    | Matrix               | 100kHz                             |
| <input checked="" type="checkbox"/> Inductance | Units: nH     | FloatInfinityMat     | <input type="checkbox"/> All Freqs |
| <input type="checkbox"/> Self Terms            |               |                      |                                    |
|  | GND_T_Source2 | NetJT4_1_R_R3HT_N_19 | NetR3HT_1_Source1                  |
| Freq: 100kHz                                   |               |                      |                                    |
| GND_T_Source2                                  | 1.26659       | 0.25553              | -0.30659                           |
| NetJT4_1_R_R3HT_N_19                           | 0.25553       | 2.33503              | -0.49757                           |
| NetR3HT_1_Source1                              | -0.30659      | -0.49757             | 2.58959                            |

(b)关断回路

图10 驱动回路杂散电感提取结果

Fig.10 Extraction results of stray inductance for the drive circuit

以得到的驱动回路寄生电感值为参考,优化驱动回路PCB走线设计,使得最终PCB线路布局的开通与关断回路杂散电感分别降低到6.50 nH和5.09 nH。

### 3 实验验证

为验证本文所设计的驱动电路性能,搭建了双脉冲实验平台,采用Cree公司1 200 V/400 A的半桥SiC MOSFET功率模块CAB400M12XM3<sup>[11]</sup>为实验对象,该模块内部无反并联二极管,同时采用新型封装结构,使得体积得到显著降低,适用于高功率密度要求的电动汽车领域。

搭建的双脉冲实验平台如图11所示,为降低功率回路PCB走线带来的寄生电感,实验用的评估板参考Cree官方推荐方案进行设计。双脉冲测试评估板如图12所示,评估板中电流测量采用高精度低阻值电流检测电阻(current viewing resistor, CVR) W-2-0025-4FC,通过BNC电缆连接示波器;支撑电容采用4个40 μF的薄膜电容并联,实验控制及测量设备参数如表1所示,双脉冲实验参数为:直流母线电压 $V_{bus}=0\sim 540$  V,支撑电容 $C_{in}=160$  μF,负载电感 $L_{load}=24$  μH, SiC模块驱动电压 $V_{gs}=-4/+15$  V。



同轴分流器 控制板 双脉冲实验评估板

图11 双脉冲实验测试平台

Fig.11 Double pulse experimental test platform

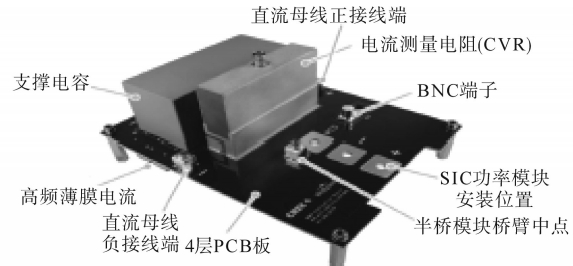


图12 双脉冲实验评估板

Fig.12 Evaluation board for double pulse experiment

表1 实验用主控板及测量设备

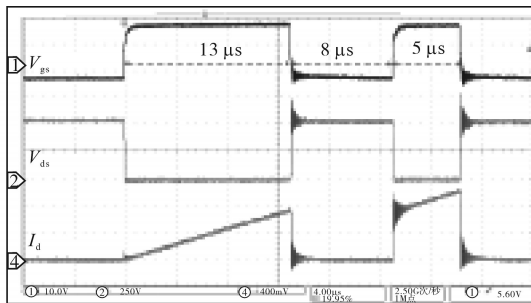
Tab.1 Main control board and measuring equipments

| 设备          | 型号                | 参数           |
|-------------|-------------------|--------------|
| 控制板         | TMS320F28377D     | 200 MHz      |
| 示波器         | Tektronix MSO56   | 1 GHz        |
| 电压探头        | Tektronix P220    | 1 GHz        |
| 电流探头        | Tektronix TCP0030 | 150 MHz/30 A |
| 电流检测电阻(CVR) | W-2-0025-4FC      | 0.002 526 Ω  |

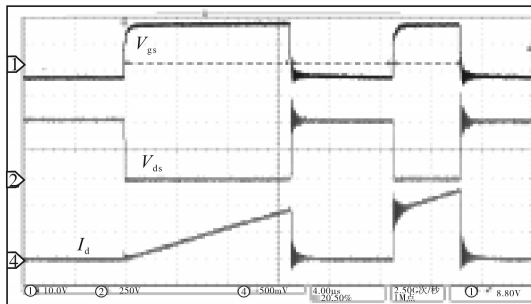
本文所设计的SiC MOSFET驱动电路应用于纯电动汽车SiC逆变器,该逆变器的母线电压为540 V,所以本文所进行的双脉冲实验,直流母线电压为0~540 V可调。在驱动电阻 $R_{\text{gon}}=R_{\text{goff}}=1\ \Omega$ 和 $R_{\text{gon}}=R_{\text{goff}}=2\ \Omega$ 时,双脉冲实验波形分别如图13a和图13b所示,第2个脉冲的开通关断过程放大分别如图14和图15所示。由于利用该功率模块设计的SiC逆变器实际工作电流不超过400 A,所以通过计算使得双脉冲结束后, $I_d$ 电流达到400 A,计算得到第1个和第2个高电平脉冲的持续时间分别为13  $\mu\text{s}$ 和5  $\mu\text{s}$ ,两个高电平脉冲中间的低电平持续时间为8  $\mu\text{s}$ ,中间低电平时间要保证SiC MOSFET能够完全关断。

从图13~图15中可以得出,本文所设计的驱动电路应用在高功率SiC MOSFET模块驱动中,驱动电路输出驱动波形稳定,开关振荡小,抗桥臂串扰能力强,可以有效避免误开通问题。随着驱动电阻的增加, $V_{\text{ds}}$ 和 $I_d$ 波形尖峰变小,但是开关速度变慢, $R_{\text{gon}}=R_{\text{goff}}=1\ \Omega$ 和 $R_{\text{gon}}=R_{\text{goff}}=2\ \Omega$ 时的开关时间分别为: $T_{\text{on}}=83\ \text{ns}$ , $T_{\text{off}}=50\ \text{ns}$ ;  $T_{\text{on}}=143\ \text{ns}$ , $T_{\text{off}}=72\ \text{ns}$ 。

在双脉冲实验平台的基础上进行短路实验,去掉图8中的负载电感 $L_{\text{load}}$ ,通过调整图4电路中二极管的参数,设置电流保护阈值为800 A。控制SiC模块上管一直处于开通状态,控制驱动器给模块下管3  $\mu\text{s}$ 的高电平脉冲,使得直流母线通



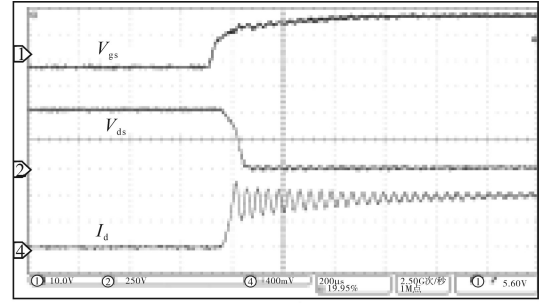
(a)  $R_{\text{gon}}=R_{\text{goff}}=1\ \Omega$



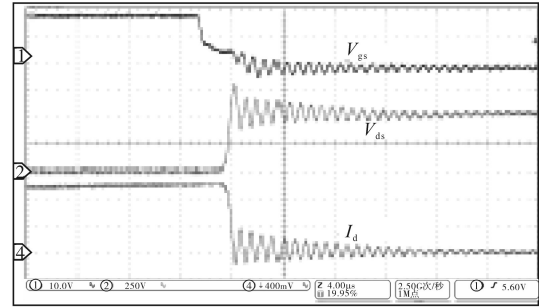
(b)  $R_{\text{gon}}=R_{\text{goff}}=2\ \Omega$

图13 双脉冲测试波形

Fig.13 Double pulse test waveforms



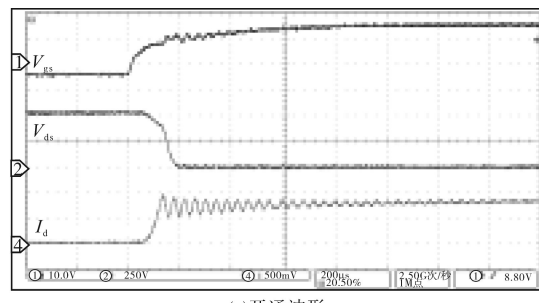
(a) 开通波形



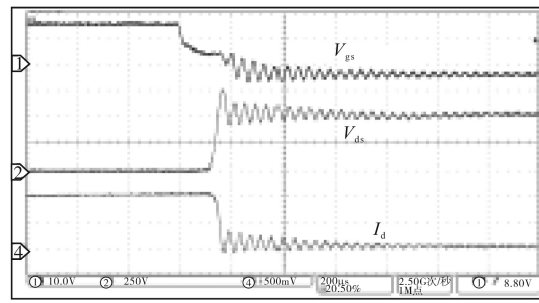
(b) 关断波形

图14  $R_{\text{gon}}=R_{\text{goff}}=1\ \Omega$ 时开关波形放大图

Fig.14 Switch waveforms when  $R_{\text{gon}}=R_{\text{goff}}=1\ \Omega$



(a) 开通波形



(b) 关断波形

图15  $R_{\text{gon}}=R_{\text{goff}}=2\ \Omega$ 时开关波形图

Fig.15 Switch waveforms when  $R_{\text{gon}}=R_{\text{goff}}=2\ \Omega$

过模块上、下管直通短路,得到短路保护波形如图16所示。图16中, $V_{\text{dsp}}$ 为控制器输出的3  $\mu\text{s}$ 的控制信号, $V_{\text{dsp}}$ 和驱动器输出电压 $V_{\text{gs}}$ 之间存在80 ns的延时时间。在驱动电压 $V_{\text{gs}}$ 控制桥臂下管开通时,桥臂发生短路,短路电流迅速增长,前文已提到测量电流的同轴分流器采样电阻为0.002 526  $\Omega$ ,所以图16中所示的电流测试通道1 V/格代表 $1/0.002\ 526=400\ \text{A/格}$ 。



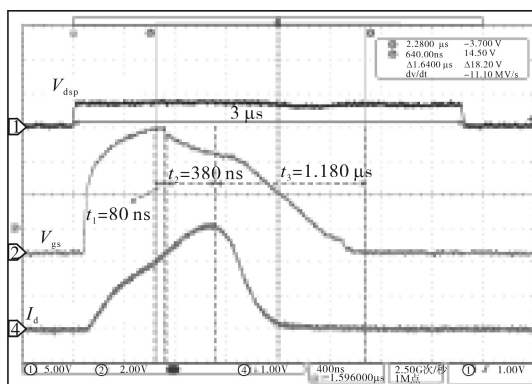


图16 短路保护波形图

Fig.16 Waveforms of short-circuit protection

当短路电流达到 800 A 时,驱动器检测到短路故障发生,经过  $t_1=80$  ns 的延时,驱动器开始保护动作,对应于图 16 中驱动波形  $V_{gs}$  开始下降,这段延时时间  $t_1$  对应图 4 中电容  $C_{BLK}$  充电的消隐时间,在这段时间内电流  $I_d$  一直在增加,在  $t_1$  延时时间结束后,电流  $I_d$  增加到 900 A。在  $t_2$  时间内,驱动芯片内部对故障进行逻辑处理,使得驱动电压  $V_{gs}$  经过软关断缓慢下降,减小电流瞬间关断引起的电压尖峰。在  $t_2$  时间结束时,短路电流  $I_d$  达到最大值 1 240 A,之后在  $t_3$  时间段内短路电流开始下降,并最终降为 0,驱动电压  $V_{gs}$  降为驱动负压,驱动输出被封锁。从检测到短路故障至最终  $I_d$  降为 0,封锁驱动输出,共用时 1.640  $\mu$ s,驱动器实现快速短路保护。

## 4 结论

本文对 SiC MOSFET 高可靠性驱动电路进行了设计,对驱动回路的寄生电感进行了提取,并优化了驱动回路 PCB 布局,使得驱动波形振荡得到有效抑制,提高了驱动电路的抗扰能力。通过实验验证,得到结论如下:

1) 所设计驱动器的短路保护功能,当短路保护电流阈值设定为 800 A 时候,可以在 1.640  $\mu$ s 内实现快速短路保护。

2) 通过采用高可靠性驱动芯片,增加共模滤波电感,优化驱动回路的走线布局,使得所设计的驱动电路具有较高抗干扰性和可靠性,适用于大功率 SiC MOSFET 模块的驱动场合。

### 参考文献

[1] 谢昊天,秦海鸿,董耀文,等. 耐高温变换器研究进展及综述[J]. 电源学报, 2016, 14(4): 128-138.

Xie Haotian, Qin Haihong, Dong Yaowen, *et al.* Status and trend of high temperature converter[J]. Journal of Power Supply, 2016, 14(4): 128-138.

[2] 吴磊,梁剑. 基于动态栅电阻的 SiC MOSFET 驱动电路设计[J]. 电气传动, 2020, 50(11): 117-121.

Wu Lei, Liang Jian. SiC MOSFET gate drive circuit design based on dynamic gate resistance[J]. Electric Drive, 2020, 50(11): 117-121.

[3] 盛况,任娜,徐弘毅. 碳化硅功率器件技术综述与展望[J]. 中国电机工程学报, 2020, 40(6): 1741-1753.

Sheng Kuang, Ren Na, Xu Hongyi. A recent review on silicon carbide power devices technologies[J]. Proceedings of the CSEE, 2020, 40(6): 1741-1753.

[4] She X, Huang A Q, Lucia O, *et al.* Review of silicon carbide power devices and their applications[J]. IEEE Transactions on Industrial Electronics, 2017, 64(10): 8193-8205.

[5] Zhang Boyi, Wang Shuo. A survey of EMI research in power electronics systems with wide-band gap semiconductor devices [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020, 8(1): 626-643.

[6] 陈滢,李成敏,鲁哲别,等. 半桥结构中的 SiC MOSFET 串扰电压建模研究[J]. 中国电机工程学报, 2020, 40(6): 1775-1787.

Chen Ying, Li Chenmin, Lu Zhebie, *et al.* Modeling of SiC MOSFET crosstalk voltage in half bridge circuit[J]. Proceedings of the CSEE, 2020, 40(6): 1775-1787.

[7] 柳舟洲. SiC MOSFET 驱动及保护电路设计[J]. 微电机, 2019, 52(12): 70-73.

Liu Zhouzhou. Design of SiC MOSFET driver and protect circuit [J]. Micromotors, 2019, 52(12): 70-73.

[8] 卢乙,李先允,倪喜军,等. 一种 SiC MOSFET 快速短路保护电路研究[J]. 电力电子技术, 2020, 54(10): 57-59.

Lu Yi, Li Xianyun, Ni Xijun, *et al.* Research on a fast short-circuit protection circuit for SiC MOSFET[J]. Power Electronic, 2020, 54(10): 57-59.

[9] 祁锋,徐隆亚,王江波,等. 一种为碳化硅 MOSFET 设计的高温驱动电路[J]. 电工技术学报, 2015, 30(23): 24-31.

Qi Feng, Xu Longya, Wang Jiangbo, *et al.* A high temperature gate drive circuit for SiC MOSFET [J]. Transactions of China Electrotechnical Society, 2015, 30(23): 24-31.

[10] 王建渊,林文博,孙伟. 用于全桥变换器的 SiC MOSFET 驱动电路设计[J]. 电力电子技术, 2020, 54(2): 120-124.

Wang Jianyuan, Lin Wenbo, Sun Wei. SiC MOSFET drive circuit design for full bridge converter[J]. Power Electronics, 2020, 54(2): 120-124.

[11] Cree Inc. CAB400M12XM3 Datasheet [EB/OL]. [2021-05-06]. [https:// www.wolfspeed.com](https://www.wolfspeed.com).

收稿日期: 2021-05-04  
修改稿日期: 2021-05-17