

一种工业光纤通信的时钟数据恢复方法

王明玥, 贺永鹏, 于志强, 张中磊, 于洪泽

(天津电气科学研究院有限公司, 天津 300180)

摘要:工业光纤通信由于晶振误差、码间干扰、基线漂移等原因,接收端会存在数据恢复错误率高的问题。长距离工业光纤通信中,接收端串行数据的电平前后抖动量会增大。针对该问题,提出了一种工业光纤通信的时钟数据恢复方法。方法采用6倍时钟进行过采样,判断串行数据跳变沿并归集到同一时钟下,并动态选择采样时钟。根据电平抖动容差,确认不同情况下所采样数据的有效性。经数据处理,将多路时钟采样的数据恢复为本地时钟下的串行数据,并最终将串行数据转换为并行数据。仿真和测试验证了所提方法的有效性。

关键词:时钟数据恢复;工业光纤通信;现场可编程门阵列(FPGA)

中图分类号: TN913 **文献标识码:** A **DOI:** 10.19457/j.1001-2095.dqcd25084

A Method of Clock and Data Recovery for Industrial Optical Fiber Communication

WANG Mingyue, HE Yongpeng, YU Zhiqiang, ZHANG Zhonglei, YU Hongze

(Tianjin Research Institute of Electric Science Co., Ltd., Tianjin 300180, China)

Abstract: Because of crystal oscillator error, inter-symbol interference and baseline drift in industrial optical fiber communication, the optical fiber receiver has the problem of high error rate of data recovery. In long-distance industrial communication, the electrical level jitter of serial data at the receiver will increase. To solve this problem, a method of clock and data recovery for long-distance industrial optical fiber communication was proposed. Six-times frequency clock was used for sampling. The rising or falling edge of serial data can be determined and collected under the same clock, which can select dynamical sampling clock. According to the electrical level jitter tolerance, the validity of the sampled data under different conditions can be verified. After data processing, the six-times sampled data was restored to serial data under the local clock, which is finally converted to the parallel data. Simulation and test verified the effectiveness of the proposed method.

Key words: clock and data recovery(CDR); industrial optical fiber communication; field-programmable gate array(FPGA)

光纤通信技术广泛应用于工业设备中,其性能直接影响整个控制系统的可靠性。在光纤通信中,发送端将数据编码成自同步的数据流,将数据和时钟组合成单一的信号进行传送。接收端需要从含有噪声和传输畸变的数据信号中恢复出初始有效的时钟,以便正确获取数据,这种技术称为时钟数据恢复(clock and data recovery, CDR)技术。受晶振误差、码间干扰、基线漂移等因素的影响,光纤通信接收端将数据和时钟从单一信号中正确分离出来,成为了光纤通信技术的难点之一^[1-2]。

本文针对长距离工业光纤通信,提出一种基于6倍时钟过采样的时钟数据恢复方法,其能够避免抖动对时钟数据恢复造成的影响,准确度高、成本低,工业现场应用效果良好。

1 光纤通信结构

板上器件结构包括有源晶振、现场可编程门阵列(field-programmable gate array, FPGA)芯片、光纤收发器三部分,如图1所示。其中,有源晶振为FPGA提供基础时钟;光纤收发器采用一收一发的两根线与FPGA连接,且采用特定速率的专

基金项目:中国机械工业集团有限公司青年科技基金项目(QNJY-PY-2022-19)

作者简介:王明玥(1988—),女,硕士研究生,高级工程师,Email:mingyue12092091@163.com

用收发接头直接与光纤线相连。FPGA实现光纤通信的物理层、协议层和应用层。

FPGA所实现的时钟数据恢复等功能,需要避免晶振误差、码间干扰、基线漂移等因素的影响,保证数据的正确率。

时钟数据恢复主要基于两类技术:1)锁相环技术;2)过采样技术。过采样技术的采样频率越高,其数据恢复的精准度越高。但较高的时钟频率对中低端FPGA有一定挑战^[3-4]。本文采用过采样技术实现时钟数据恢复。

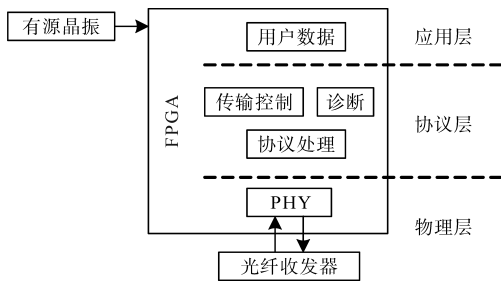


Fig.1 Structure of optical fiber communication

2 过采样技术

一般地,倍数越高,时钟过采样的数据恢复效果越好,但倍数越高的过采样所需的FPGA逻辑资源越多,布局布线难度也增加。综合考虑,本文采用6倍时钟过采样的时钟数据恢复。

有源晶振输入FPGA,作为芯片时钟源。由FPGA内部锁相环PLL生成三个相位相差 60° 的时钟CLK,CLK60,CLK120,再将这三个时钟分别取反得到CLK180,CLK240,CLK300。通过不同时钟对数据比特流上升/下降沿的判断,实现时钟数据恢复。若CLK为100 MHz,那么实际有效采样时钟为600 MHz。

2.1 6倍时钟过采样

外部光纤接收端输入FPGA的信号为DIN。6路时钟分别对同一数据信号DIN进行采样处理。由于相位差,6路时钟将会依次捕获DIN的跳变沿。由于FPGA芯片器件特性,采样后的信号需要在同一时钟下执行逻辑。采样方式如下:

- 1) DIN依次经过时钟为CLK, CLK, CLK, CLK, CLK的D触发器,输出信号A(0);
- 2) DIN依次经过时钟为CLK60, CLK, CLK, CLK, CLK的D触发器,输出信号B(0);
- 3) DIN依次经过时钟为CLK120, CLK60, CLK, CLK, CLK的D触发器,输出信号C(0);

4) DIN依次经过时钟为CLK180, CLK120, CLK60, CLK, CLK的D触发器,输出信号D(0);

5) DIN依次经过时钟为CLK240, CLK180, CLK120, CLK60, CLK的D触发器,输出信号E(0);

6) DIN依次经过时钟为CLK300, CLK240, CLK180, CLK120, CLK60的D触发器,输出信号F(0)。

2.2 采样处理

上述6路采样信号为 $X(0)$ ($X=A, B, C, D, E, F$)。 $X(0)$ 经时钟为CLK的D触发器后输出信号 $X(1)$ 。 $X(0), X(1)$ 经过如图2所示的异或(XOR)、与(AND)逻辑,生成信号 X_p, X_n 。其中, $X_p=1$ 代表 $X(0)$ 发生上升沿跳变, $X_n=1$ 代表下降沿跳变。表达式中 $X=A, B, C, D, E, F$ 。

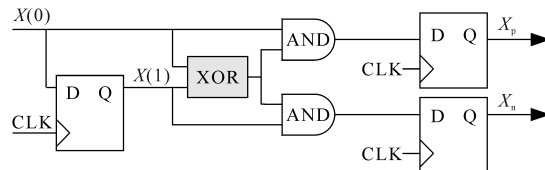


图2 信号跳边沿处理

Fig.2 Signals processing of rising and falling edge

光纤通信信号的最小宽度为一个位宽。通常,当时钟检测到信号跳边时,数据中点为理想采样点,理想采样点所采集的信号稳定且准确。

定义CLK时钟周期为采样周期,那么有如表1所示的6种情况。定义标志位 $caseX$ ($X=A, B, C, D, E, F$),当满足判定条件时对应 $caseX=1$,否则 $caseX=0$ 。例如,CLK300检测到数据上升沿,说明上一采样周期 $F_p=1$,本采样周期 $A_p=B_p=C_p=D_p=E_p=1$,只考虑本周期判定条件。采样时钟选取CLK120可以得到理想数据,此时 $caseB=1$, $caseA=caseC=caseD=caseE=caseF=0$ 。

$caseX$ 经过一级D触发器得到 $caseXX$ ($X=A, B, C, D, E, F$), $caseX$ 是 $caseXX$ 上一采样周期的缓存。

定义每路恢复比特流为 $dataX$ ($X=A, B, C, D, E, F$),过采样时钟数据恢复的串行数据为DATA。当 $caseXX=1$ 时,单路恢复数据 $dataX=X(1)$;否则 $dataX=0$ 。由于每次仅有一个 $caseXX=1$,因此DATA为所有 $dataX$ ($X=A, B, C, D, E, F$)取“或(OR)”运算的结果。

2.3 抖动处理

实际应用中,晶振会在允许范围内产生误差。DIN按照发送端时钟发送,那么接收端本地时钟会存在或快或慢的情况。长距离光纤通信

表1 采样信号判定及处理

Tab.1 Determination and processing of the sampled signals

检测 时钟	判定条件												采样 时钟	信号 定义
	A _p	A _n	B _p	B _n	C _p	C _n	D _p	D _n	E _p	E _n	F _p	F _n		
CLK	1	0	1	0	1	0	1	0	1	0	1	0	CLK180	caseD
	0	1	0	1	0	1	0	1	0	1	0	1		
CLK60	1	0	0	0	0	0	0	0	0	0	0	0	CLK240	caseE
	0	1	0	0	0	0	0	0	0	0	0	0		
CLK120	1	0	1	0	0	0	0	0	0	0	0	0	CLK300	caseF
	0	1	0	1	0	0	0	0	0	0	0	0		
CLK180	1	0	1	0	1	0	0	0	0	0	0	0	CLK	caseA
	0	1	0	1	0	1	0	0	0	0	0	0		
CLK240	1	0	1	0	1	0	1	0	0	0	0	0	CLK60	caseB
	0	1	0	1	0	1	0	1	0	0	0	0		
CLK300	1	0	1	0	1	0	1	0	1	0	0	0	CLK120	caseC
	0	1	0	1	0	1	0	1	0	1	0	0		

中,非理想因素也会导致光纤的高电平宽度变大。这两点都导致输入FPGA的电平跳变沿前后发生“抖动”,如图3所示,跳变沿抖动会导致理想采样点发生变化。

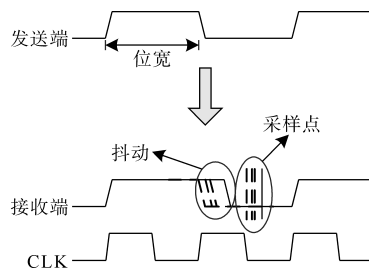


图3 光纤接收端信号抖动及采样点示意图
Fig.3 Schematic diagram of level jitter and sampling point at optical fiber receiver

2.3.1 晶振误差

由于晶振误差,光纤发送端、接收端的时钟会存在偏差。当本地时钟快时,接收端须要定期舍弃信号;当本地时钟慢时,接收端须要定期补采信号。定义标志位DJ,当舍弃或者补采信号时DJ=1,否则DJ=0。

那么主要有以下三种情况:

- 1)当收发时钟一致时,有 caseX=caseXX=1且保持不变,这种情况比较理想;
- 2)当本地时钟快(周期小)时,会产生数据被重复采集的情况。本地时钟快,采样时钟会变为相邻时钟,信号会按照“caseAA=1→caseBB=1→……→caseFF=1”的字母正序依次置1。以CLK

时钟周期作为采样周期,当 caseFF=1且 caseA=1时数据被重复采集,须要舍弃。

3)当本地时钟慢(周期大)时,接收端要避免数据漏采集的情况。本地时钟慢,采样时钟会变为相邻时钟,信号会按照“caseFF=1→caseEE=1→……→caseAA=1”的字母倒序依次置1。以时钟周期CLK作为采样周期,当 caseAA=1且 caseF=1时数据须要补采。

上述情况下,晶振误差引起的抖动小于1/6位宽,以100 Mbps为例,允许抖动误差为1/6×10 ns=1.65 ns。

2.3.2 非理想因素

长距离传输过程中,由于码间干扰、基线漂移等非理想因素的存在,光纤接收端抖动问题更加明显。光纤高电平占比会增大,导致抖动量增大。尤其在100 Mbps光纤通信中,抖动容差大约在2 ns左右。

抖动量增大,使 caseX, caseXX不局限于向相邻采样时钟情况变化(如“caseF→caseAA”)。可能会产生向类似于“caseF→caseBB”的跨采样时钟的情况。以CLK为采样周期,考虑仅跨越一个采样时钟的情况,抖动容差扩展到1/3位宽。此时允许抖动误差为1/3×10 ns=3.3 ns。

2.3.3 抖动数据处理

综合上述“晶振误差”和“非理想因素”,得到表2的判定及处理方式。定义标志位DV表示数据的有效性,当数据须要舍弃时DV=0,当数据须要补采时DV=1。

表2 特殊信号判定及处理

Tab.2 Determination and processing of the special signals

情况	判定条件		抖动容差	数据有效性
1	caseFF=1	caseA=1	1/6 bit	舍弃
2	caseAA=1	caseF=1	1/6 bit	补采
3	caseFF=1	caseB=1	1/3 bit	舍弃
4	caseEE=1	caseA=1	1/3 bit	舍弃
5	caseBB=1	caseF=1	1/3 bit	补采
6	caseAA=1	caseE=1	1/3 bit	补采

抖动处理时,定义每路恢复比特流为 dataX'(X=A, B, C, D, E, F),过采样时钟数据恢复的数据为DATA'。dataX'做如下处理:

- 1)满足上述情况1或情况4的判定条件时, dataA'=A(1);否则 dataA'=0。
- 2)满足上述情况3的判定条件时, dataB'=B(1);否则 dataB'=0。

3)满足上述情况6的判定条件时, $dataE' = E(1)$; 否则 $dataE' = 0$ 。

4)满足上述情况2或情况5的判定条件时, $dataF' = F(1)$; 否则 $dataF' = 0$ 。

5)由于不存在抖动容差满足 $caseCC=1$ 或 $caseDD=1$ 的情况, 因此 $dataC' = 0, dataD' = 0$ 。

此时串行数据 $DATA'$ 为所有 $dataX'$ ($X=A, B, C, D, E, F$) 取“或(OR)”运算的结果。

2.4 综合处理

接收端进行时钟数据恢复时, 要综合考虑上述采样处理、抖动处理, 有如表3所示的关系。

表3 标志位及数据位对应关系

Tab.3 Enable signal and serial data correspondence

标志位		数据位	
DJ	DV	DATA	DATA'
0	0/1	有效	无效
1	0	无效	无效
1	1	有效	有效

标志位 DJ 和 DV、数据位 DATA 和 $DATA'$ 送入一个缓存 FIFO 内, 如图4所示。该 FIFO 主要用于调整时序, 从 FIFO 输出的信号 $DATA_{RX}$ 即为恢复出来的数据, 为串行数据。

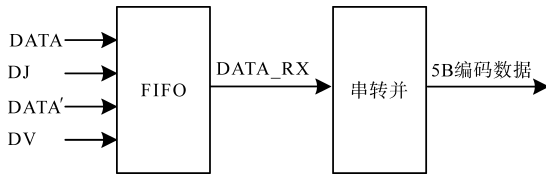


图4 使能及串行数据处理示意图

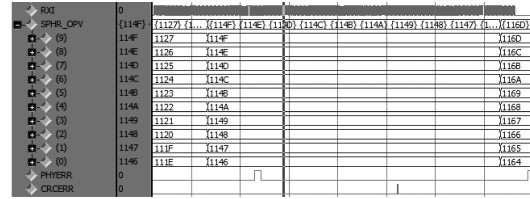
Fig.4 Schematic diagram of enable signal and serial data processing

光纤通信物理层通常采用 4B/5B 等编码技术。发送端在无数据发送时会发送空闲码, 且通信帧头采用非编码数字。接收端根据 $DATA_{RX}$ 的空闲码、帧头, 就可以确定通信帧的开端, 从而在串行数据中将正确的通信数据恢复出来。

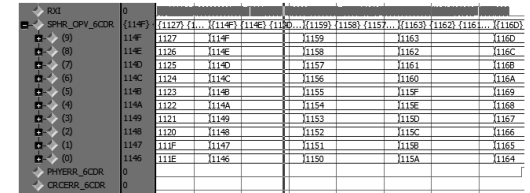
3 应用效果

利用 ModelSim 仿真软件对本文所提出的方法进行验证。模拟光纤线路干扰, 当电平抖动量为 2.5 ns 时, 仿真结果如图5所示。图中第一行为光纤接收端信号, 中间部分为解析数据, 后两行为物理层、协议层的报错信号。图5a为直接解析数据, 存在数据解析失败的情况, 此时物理层和协议层报错, 错误率约为 2%; 图5b为采用本文方法后的解析数据, 能够正确将数据从信号中恢复出来。仿真结果表明, 采用本方法能够准确实

现时钟数据恢复, 有效避免抖动对时钟数据恢复造成的影响。



(a)直接解析出的数据



(b)采用本文所提方法解析出的数据

图5 软件仿真结果

Fig.5 Software simulation results

采用 100 m 双芯 650 nm 波长塑料光纤线进行通信测试。按照两种解析方法进行对比验证, 测试结果如表4所示, 其中, 试验时间 80 h, 试验通信周期 50 μs 。由结果可知, 直接解析方法存在错误率, 而采用本方法解析没有发生出错情况, 验证了本文提出的光纤通信的时钟数据恢复方法的有效性, 本方法具有较高的准确性, 可在工业现场推广应用。

表4 测试验证结果

Tab.4 Results of test validation

通道	初始	直接解析		本文方法解析		
		最终	错误率	初始	最终	错误率
1	0	81 013	1.406E-5	0	0	0
2	0	125 698	2.182E-5	0	0	0
3	0	54 129	9.397E-6	0	0	0

4 结论

本文提出了一种工业光纤通信的时钟数据恢复方法, 其优点及效果是:

1)采用 6 倍时钟进行过采样。判断串行数据跳变沿并归集到同一时钟下, 能够动态选择采样时钟。根据电平抖动容差, 确认不同情况下所采样数据的有效性, 时钟数据恢复的准确度高。

2)由于 FPGA 内部集成光纤通信的物理层, 带载能力强、灵活性高以及成本低。

3)本文提出的方法, 能够避免由于晶振误差、码间干扰、基线漂移等原因造成的电平“抖

(下转第96页)

183-184.

[6] 汪友明. 基于声音信号的地下电缆防破坏预警系统平台搭建[D]. 杭州:杭州电子科技大学,2018.
WANG Youming. The design of the acoustic signal based underground cables anti-damage early warning system[D]. Hangzhou:Hangzhou Dianzi University,2018.

[7] 耿焯,李永辉. 低压电力线通信的信道特性分析及模型研究[J]. 电力系统通信,2004(4):19-21,24.
GENG Xuan, LI Yonghui. Channel characteristics analysis and model research of low-voltage power line communication[J]. Electric Power System Communications,2004(4):19-21,24.

[8] 杨慧,顾菊平,华亮,等. 基于小波的声发射信号去噪研究[J]. 现代电子技术,2017,40(13):70-72,76.
YANG Hui, GU Juping, HUA Liang, et al. Research on acoustic emission signal denoising based on wavelet[J]. Modern Electronics Technique,2017,40(13):70-72,76.

[9] 陈建勇,王道阔,邓文锋,等. 重构小波阈值函数在信号去噪中的应用与研究[J]. CT理论与应用研究,2017,26(1):63-68.
CHEN Jianyong, WANG Daokuo, DENG Wenfeng, et al. Application and research of reconstructed wavelet threshold function in signal denoising[J]. CT Theoretical and Applied Research,2017,26(1):63-68.

[10] 李庆华. 基于小波阈值算法的信号去噪研究[D]. 乌鲁木齐:

新疆大学,2013.
LI Qinghua. The study on signal de-noising algorithm based on wavelet threshold[D]. Urumqi:Xinjiang University,2013.

[11] 陆建华,沈科宇. 基于动态小波阈值的齿轮箱振动信号降噪方法[J]. 起重运输机械,2022(2):56-60.
LU Jianhua, SHEN Keyu. Gearbox vibration signal denoising method based on dynamic wavelet threshold[J]. Hoisting and Conveying Machinery,2022(2):56-60.

[12] 白哈,张劲松,邹明贺,等. 电力电缆隧道振动监测技术研究与应用[J]. 电气应用,2015,34(24):157-160.
BAI Han, ZHANG Jinsong, ZOU Minghe, et al. Research and application of vibration monitoring technology for power cable tunnel[J]. Electrical Application,2015,34(24):157-160.

[13] NILISH S W, SINGH R P, MILIND U. Detection classification and localization of faults of transmission lines using wavelet transform and neural network[J]. International Journal of Applied Engineering Research,2018,13(1):98-106.

[14] 方明. 城区电缆管廊防破坏监测系统研究[J]. 机械设计与制造工程,2020,49(12):38-41.
FANG Ming. Research on anti-damage monitoring system of urban cable pipe corridor[J]. Machinery Design & Manufacturing Engineering,2020,49(12):38-41.

收稿日期:2023-03-18

修改稿日期:2023-05-24

(上接第90页)

动”影响,因此更适合使用长距离工业光纤通信的现场,通信抗干扰能力强、误码率极低,实验结果表明应用效果良好。

参考文献

[1] 周根成,韩斌,林永才. 高效8倍过采样异步串行数据恢复[J]. 计算机应用与软件,2014,31(10):254-257.
ZHOU Gencheng, HAN Bin, LIN Yongcai. Recovering efficient 8-times oversampling asynchronous serial data[J]. Computer Applications and Software,2014,31(10):254-257.

[2] 曲伟,孙志安. 基于FPGA实现高速串行链路数据恢复的方法[J]. 计算机测量与控制,2011,19(1):219-221.
QU Wei, SUN Zhian. Data recovery method of high-speed seri-

al link based on FPGA[J]. Computer Measurement and Control,2011,19(1):219-221.

[3] 李湘琼,黄启俊,常胜. 基于FPGA的高速时钟数据恢复电路的实现[J]. 电子技术,2009,36(8):48-50.
LI Xiangqiong, HUANG Qijun, CHANG Sheng. Design of high-speed clock and data recovery circuit based on FPGA[J]. Technology Research,2009,36(8):48-50.

[4] 谢明璞,武杰,张杰. 利用FPGA延时链实现鉴相器时钟数据恢复[J]. 核技术,2009,32(6):477-480.
XIE Mingpu, WU Jie, ZHANG Jie. Clock and data recovery of phase detector realized by FPGA delay chain[J]. Nuclear Technology,2009,32(6):477-480.

收稿日期:2023-04-13

修改稿日期:2023-06-27